

## PATENT COOPERATION TREATY

PCT

## NOTIFICATION OF ELECTION

(PCT Rule 61.2)

From the INTERNATIONAL BUREAU

To:

Commissioner  
US Department of Commerce  
United States Patent and Trademark  
Office, PCT  
2011 South Clark Place Room  
CP2/5C24  
Arlington, VA 22202  
ETATS-UNIS D'AMERIQUE  
in its capacity as elected Office

Date of mailing:

14 June 2001 (14.06.01)

International application No.:

PCT/JP99/06940

Applicant's or agent's file reference:

319902303971

International filing date:

10 December 1999 (10.12.99)

Priority date:

Applicant:

SUGITA, Norihiko et al

1. The designated Office is hereby notified of its election made:



in the demand filed with the International preliminary Examining Authority on:

10 December 1999 (10.12.99)



in a notice effecting later election filed with the International Bureau on:

2. The election ☒ was

was not

made before the expiration of 19 months from the priority date or, where Rule 32 applies, within the time limit under Rule 32.2(b).

The International Bureau of WIPO  
34, chemin des Colombettes  
1211 Geneva 20, Switzerland

Facsimile No.: (41-22) 740.14.35

Authorized officer:

J. Zahra

Telephone No.: (41-22) 338.83.38

P C T

## 国際予備審査報告

(法第12条、法施行規則第56条)  
[PCT36条及びPCT規則70]


REC'D 16 FEB 2001

WIPO

PCT

出願人又は代理人 の書類記号 319902303971	今後の手続きについては、国際予備審査報告の送付通知(様式PCT/ IPEA/416)を参照すること。	
国際出願番号 PCT/J P 99/06940	国際出願日 (日.月.年) 10.12.99	優先日 (日.月.年)
国際特許分類(IPC) Int. Cl <sup>7</sup> H01L25/04, G06F3/00, 13/00, 13/16		
出願人(氏名又は名称) 株式会社日立製作所		

1. 国際予備審査機関が作成したこの国際予備審査報告を法施行規則第57条(PCT36条)の規定に従い送付する。
2. この国際予備審査報告は、この表紙を含めて全部で 5 ページからなる。  <input checked="" type="checkbox"/> この国際予備審査報告には、附属書類、つまり補正されて、この報告の基礎とされた及び/又はこの国際予備審査機関に対してした訂正を含む明細書、請求の範囲及び/又は図面も添付されている。 (PCT規則70.16及びPCT実施細則第607号参照) この附属書類は、全部で 4 ページである。
3. この国際予備審査報告は、次の内容を含む。  I <input checked="" type="checkbox"/> 国際予備審査報告の基礎 II <input type="checkbox"/> 優先権 III <input type="checkbox"/> 新規性、進歩性又は産業上の利用可能性についての国際予備審査報告の不作成 IV <input checked="" type="checkbox"/> 発明の単一性の欠如 V <input checked="" type="checkbox"/> PCT35条(2)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明 VI <input type="checkbox"/> ある種の引用文献 VII <input type="checkbox"/> 国際出願の不備 VIII <input type="checkbox"/> 国際出願に対する意見

国際予備審査の請求書を受理した日 10.12.99	国際予備審査報告を作成した日 06.02.01	
名称及びあて先 日本国特許庁(IPEA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官(権限のある職員)  多 賀 実 	5 N 9 3 6 7
電話番号 03-3581-1101 内線 3585		

## 1. 国際予備審査報告の基礎

1. この国際予備審査報告は下記の出願書類に基づいて作成された。(法第6条(PCT 14条)の規定に基づく命令に  
応答するために提出された差し替え用紙は、この報告書において「出願時」とし、本報告書には添付しない。  
PCT規則70.16, 70.17)

☐ 出願時の国際出願書類

- ☒ 明細書 第 1-39 ページ、 出願時に提出されたもの  
明細書 第 \_\_\_\_\_ ページ、 国際予備審査の請求書と共に提出されたもの  
明細書 第 \_\_\_\_\_ ページ、 \_\_\_\_\_ 付の書簡と共に提出されたもの
- ☒ 請求の範囲 第 11-16, 19, 20 項、 出願時に提出されたもの  
請求の範囲 第 \_\_\_\_\_ 項、 PCT 19条の規定に基づき補正されたもの  
請求の範囲 第 \_\_\_\_\_ 項、 国際予備審査の請求書と共に提出されたもの  
請求の範囲 第 10, 18, 22 項、 14.09.00 付の書簡と共に提出されたもの
- ☒ 図面 第 1-22 ページ/図、 出願時に提出されたもの  
図面 第 \_\_\_\_\_ ページ/図、 国際予備審査の請求書と共に提出されたもの  
図面 第 \_\_\_\_\_ ページ/図、 \_\_\_\_\_ 付の書簡と共に提出されたもの
- ☐ 明細書の配列表の部分 第 \_\_\_\_\_ ページ、 出願時に提出されたもの  
明細書の配列表の部分 第 \_\_\_\_\_ ページ、 国際予備審査の請求書と共に提出されたもの  
明細書の配列表の部分 第 \_\_\_\_\_ ページ、 \_\_\_\_\_ 付の書簡と共に提出されたもの

2. 上記の出願書類の言語は、下記に示す場合を除くほか、この国際出願の言語である。

上記の書類は、下記の言語である \_\_\_\_\_ 語である。

- ☐ 国際調査のために提出されたPCT規則23.1(b)にいう翻訳文の言語  
☐ PCT規則48.3(b)にいう国際公開の言語  
☐ 国際予備審査のために提出されたPCT規則55.2または55.3にいう翻訳文の言語

3. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際予備審査報告を行った。

- ☐ この国際出願に含まれる書面による配列表  
☐ この国際出願と共に提出されたフレキシブルディスクによる配列表  
☐ 出願後に、この国際予備審査(または調査)機関に提出された書面による配列表  
☐ 出願後に、この国際予備審査(または調査)機関に提出されたフレキシブルディスクによる配列表  
☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった  
☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

4. 補正により、下記の書類が削除された。

- ☐ 明細書 第 \_\_\_\_\_ ページ  
☒ 請求の範囲 第 1-9, 17, 21 項  
☐ 図面 図面の第 \_\_\_\_\_ ページ/図

5. ☐ この国際予備審査報告は、補充欄に示したように、補正が出願時における開示の範囲を越えてされたものと認められるので、その補正がされなかったものとして作成した。(PCT規則70.2(c) この補正を含む差し替え用紙は上記1.における判断の際に考慮しなければならず、本報告に添付する。)

## IV. 発明の単一性の欠如

1. 請求の範囲の減縮又は追加手数料の納付の求めに対して、出願人は、

- ☐ 請求の範囲を減縮した。
- ☒ 追加手数料を納付した。
- ☐ 追加手数料の納付と共に異議を申立てた。
- ☐ 請求の範囲の減縮も、追加手数料の納付もしなかった。

2. ☐ 国際予備審査機関は、次の理由により発明の単一性の要件を満たしていないと判断したが、PCT規則68.1の規定に従い、請求の範囲の減縮及び追加手数料の納付を出願人に求めないこととした。

3. 国際予備審査機関は、PCT規則13.1、13.2及び13.3に規定する発明の単一性を次のように判断する。

- ☐ 満足する。
- ☒ 以下の理由により満足しない。

請求の範囲10-15, 18-20, 22は、マルチチップモジュールや電子回路における、デバイスの搭載レイアウト、外部接続電極の機能割り当てに関するものである。

請求の範囲16は、マルチチップモジュールの組み立てに関するものである。

これらは、一の発明であるとも、単一の一般的発明概念を形成するように関連している一群の発明であるとも認められない。

4. したがって、この国際予備審査報告書を作成するに際して、国際出願の次の部分を、国際予備審査の対象にした。

- ☒ すべての部分
- ☐ 請求の範囲 \_\_\_\_\_ に関する部分

## V. 新規性、進歩性又は産業上の利用可能性についての法第12条(PCT35条(2))に定める見解、それを裏付ける文献及び説明

## 1. 見解

新規性(N)	請求の範囲	10-16, 18-20, 22	有
	請求の範囲		無
進歩性(IS)	請求の範囲	10-16, 18-20, 22	有
	請求の範囲		無
産業上の利用可能性(IA)	請求の範囲	10-16, 18-20, 22	有
	請求の範囲		無

## 2. 文献及び説明(PCT規則70.7)

## 請求の範囲10, 11

国際調査報告書において引用された文献6(JP, 10-270862, A(日本電気株式会社)9.10月.1998(09.10.98)特に、第15, 22, 25段落)には、ICやLSIなどの複数の回路素子を搭載する多層プリント基板において、搭載される回路素子をその動作速度に応じて分類し、回路素子の搭載領域を高速IC/LSI領域、中速IC/LSI領域、低速IC/LSI領域とに分離することは記載されているが、アドレス出力及びデータ入出力に対応される外部接続電極を、相対的に動作速度の遅い半導体集積回路チップが搭載される領域の裏面に配置するマルチチップモジュールは記載されておらず、当業者にとって自明なことでもない。

## 請求の範囲12

モジュール基板のほぼ中央にデータプロセッサチップが配置され、前記データプロセッサチップを挟んで、一方に複数のメモリチップが、他方に複数のバッファ回路が並列配置されてなるマルチチップモジュールは、国際調査報告書において引用されたいずれの文献にも記載されておらず、当業者にとって自明なことでもない。

## 請求の範囲13, 18-20, 22

アドレス及びデータ用に割当てられる外部接続電極が、バッファ回路が搭載される領域の裏面に配置されて成るマルチチップモジュール、電子回路は、国際調査報告書において引用されたいずれの文献にも記載されておらず、当業者にとって自明なことでもない。

## 請求の範囲14

データプロセッサ、メモリチップ、及びバッファ回路を有し、前記メモリチップが搭載される領域の裏面には電源及びグランド電圧の供給に割当てられる外部接続電極が相対的に多く配置されて成るマルチチップモジュールは、国際調査報告書において引用されたいずれの文献にも記載されておらず、当業者にとって自明なことでもない。

## 請求の範囲15

電源電圧及びグランド電圧の供給に割当てられる動作電源用の外部接続電極の配置にはモジュール基板上で粗密があり、電力消費の大きな半導体集積回路チップの裏面ほど前記動作電源用に割当てられた外部接続電極が密に配置されて成るマルチチップモジュールは、国際調査報告書において引用されたいずれの文献にも記載されておらず、当業者にとって自明なことでもない。

補充欄 (いずれかの欄の大きさが足りない場合に使用すること)

第 V 欄の続き

請求の範囲 16

半導体モジュールにおいて、実装パターンを、高さ寸法のほぼ等しい半導体集積回路チップのグループ毎に、それら半導体集積回路チップを一行に並べて実装可能となるようグループ化し、前記グループ化された実装パターン毎に貼り付けられた異方導電性フィルムを介して、実装パターンと半導体集積回路チップとの導電接続を行うことは、国際調査報告書において引用されたいずれの文献にも記載されておらず、当業者にとって自明なことでもない。

10 (補正後) . 複数層の配線層を有するモジュール基板と、上記モジュール基板の一方の面に形成された多数の外部接続電極と、上記モジュール基板の他方の面に形成された複数個の半導体集積回路チップを実装するための実装パッドと、を有し、

5 前記実装パッドは、相対的に高速動作可能な複数個の半導体集積回路チップの実装パッドの領域と、相対的に動作速度の遅い複数個の半導体集積回路チップの実装パッドの領域とに分離され、

10 アドレス出力及びデータ入出力に対応される外部接続電極は前記相対的に動作速度の遅い複数個の半導体集積回路チップが搭載される領域の裏面に配置されて成るものであることを特徴とするマルチチップモジュール。

15 11 . 前記相対的に動作速度の速い複数個の半導体集積回路チップが搭載される領域の裏面には電源電圧及びグランド電圧の供給に割当てられる外部接続電極が相対的に多く配置されて成るものであることを特徴とする請求の範囲第10項記載のマルチチップモジュール。

20 12 . 複数層の配線層を有するモジュール基板と、上記モジュール基板の一方の面に形成された多数の外部接続電極と、上記モジュール基板の他方の面に前記配線層に接続されて設けられたデータプロセッサチップ、メモリチップ、及びバッファ回路と、を有し、

25 前記モジュール基板のほぼ中央にデータプロセッサチップが配置され、前記データプロセッサチップを挟んで、一方に複数個のメモリチップが、他方に複数個のバッファ回路が並列配置されて成るものであることを特徴とするマルチチップモジュール。

13 . 複数層の配線層を有するモジュール基板と、前記モジュール基板の一方の面に形成された多数の外部接続電極と、前記モジュール基板の他方の面に形成された実装パッドと、前記実装パッドを介して設け

られたデータプロセッサチップ、メモリチップ、及びバッファ回路と、



前記グループ化されたパターン毎に貼り付けられた異方導電性フィルムを介して実装パターンと半導体集積回路チップの bumps 電極とが導電接続されて成るものであることを特徴とする半導体モジュール。

5 17 (削除) .

18 (補正後) . 第1の半導体装置と前記第1の半導体装置よりも高速動作可能な第2の半導体装置とが配線基板のバスに共通接続状態で実装された電子回路であって、

10 前記第2の半導体装置は、外部接続電極を介して前記バスに共通接続されるデータプロセッサチップ及びメモリチップを多層配線基板に有し、前記データプロセッサチップ及びメモリチップから前記外部接続電極に至る配線経路にバッファ回路を有し、

前記バッファ回路は、前記データプロセッサチップによるメモリチップのアクセスに際して前記バスからの入力を遮断するものであり、

15 アドレス及びデータ用に割当てられる外部接続電極は前記バッファ回路が搭載される領域の裏面に配置されて成るものであることを特徴とする電子回路。

20 19 . 前記バッファ回路は、前記配線経路に夫々挿入されたアドレス出力バッファ、制御信号出力バッファ、及びデータ入出力バッファであり、

前記データ入出力バッファは前記データプロセッサチップによるメモリチップのアクセス指示に応答して高インピーダンス状態に制御される、ものであることを特徴とする請求の範囲第18項記載の電子回路。

25 20 . 前記バッファ回路は、前記配線経路に夫々挿入されたアドレス入出力バッファ、制御信号入出力バッファ、及びデータ入出力バッファ

であり、

- 前記アドレス入出力バッファ、制御信号入出力バッファ、及びデータ入出力バッファは前記データプロセッサチップによるメモリチップのアクセス指示に応答して高インピーダンス状態に制御される、ものであることを特徴とする請求の範囲第 18 項記載の電子回路。
- 5

2 1 (削除) .

- 2 2 . (補正後) 前記メモリチップが搭載される領域の裏面には電源電圧及びグランド電圧の供給に割当てられる外部接続電極が相対的に多く配置されて成るものであることを特徴とする請求の範囲第 18 項記載の電子回路。
- 10

47  
Translation

PATENT COOPERATION TREATY

# PCT

## INTERNATIONAL PRELIMINARY EXAMINATION REPORT

(PCT Article 36 and Rule 70)

Applicant's or agent's file reference 319902303971	<b>FOR FURTHER ACTION</b> See Notification of Transmittal of International Preliminary Examination Report (Form PCT/IPEA/416)	
International application No. PCT/JP99/06940	International filing date (day/month/year) 10 December 1999 (10.12.99)	Priority date (day/month/year)
International Patent Classification (IPC) or national classification and IPC H01L 25/04, G06F 3/00, 13/00, 13/16		
Applicant HITACHI, LTD		

1. This international preliminary examination report has been prepared by this International Preliminary Examining Authority and is transmitted to the applicant according to Article 36.

2. This REPORT consists of a total of 7 sheets, including this cover sheet.

☒ This report is also accompanied by ANNEXES, i.e., sheets of the description, claims and/or drawings which have been amended and are the basis for this report and/or sheets containing rectifications made before this Authority (see Rule 70.16 and Section 607 of the Administrative Instructions under the PCT).

These annexes consist of a total of 4 sheets.

3. This report contains indications relating to the following items:

- I ☒ Basis of the report
- II ☐ Priority
- III ☐ Non-establishment of opinion with regard to novelty, inventive step and industrial applicability
- IV ☒ Lack of unity of invention
- V ☒ Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement
- VI ☐ Certain documents cited
- VII ☐ Certain defects in the international application
- VIII ☐ Certain observations on the international application

Date of submission of the demand 10 December 1999 (10.12.99)	Date of completion of this report 06 February 2001 (06.02.2001)
Name and mailing address of the IPEA/JP	Authorized officer
Facsimile No.	Telephone No.

# INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/JP99/06940

## I. Basis of the report

### 1. With regard to the elements of the international application:\*

- ☐ the international application as originally filed
- ☒ the description:  
 pages 1-39, as originally filed  
 pages \_\_\_\_\_, filed with the demand  
 pages \_\_\_\_\_, filed with the letter of \_\_\_\_\_
- ☒ the claims:  
 pages 11-16,19,20, as originally filed  
 pages \_\_\_\_\_, as amended (together with any statement under Article 19  
 pages \_\_\_\_\_, filed with the demand  
 pages 10,18,22, filed with the letter of 14 September 2000 (14.09.2000)
- ☒ the drawings:  
 pages 1-22, as originally filed  
 pages \_\_\_\_\_, filed with the demand  
 pages \_\_\_\_\_, filed with the letter of \_\_\_\_\_
- ☐ the sequence listing part of the description:  
 pages \_\_\_\_\_, as originally filed  
 pages \_\_\_\_\_, filed with the demand  
 pages \_\_\_\_\_, filed with the letter of \_\_\_\_\_

### 2. With regard to the language, all the elements marked above were available or furnished to this Authority in the language in which the international application was filed, unless otherwise indicated under this item.

These elements were available or furnished to this Authority in the following language \_\_\_\_\_ which is:

- ☐ the language of a translation furnished for the purposes of international search (under Rule 23.1(b)).
- ☐ the language of publication of the international application (under Rule 48.3(b)).
- ☐ the language of the translation furnished for the purposes of international preliminary examination (under Rule 55.2 and/or 55.3).

### 3. With regard to any nucleotide and/or amino acid sequence disclosed in the international application, the international preliminary examination was carried out on the basis of the sequence listing:

- ☐ contained in the international application in written form.
- ☐ filed together with the international application in computer readable form.
- ☐ furnished subsequently to this Authority in written form.
- ☐ furnished subsequently to this Authority in computer readable form.
- ☐ The statement that the subsequently furnished written sequence listing does not go beyond the disclosure in the international application as filed has been furnished.
- ☐ The statement that the information recorded in computer readable form is identical to the written sequence listing has been furnished.

### 4. ☒ The amendments have resulted in the cancellation of:

- ☐ the description, pages \_\_\_\_\_
- ☒ the claims, Nos. 1-9,17,21
- ☐ the drawings, sheets/fig \_\_\_\_\_

### 5. ☐ This report has been established as if (some of) the amendments had not been made, since they have been considered to go beyond the disclosure as filed, as indicated in the Supplemental Box (Rule 70.2(c)).\*\*

\* Replacement sheets which have been furnished to the receiving Office in response to an invitation under Article 14 are referred to in this report as "originally filed" and are not annexed to this report since they do not contain amendments (Rule 70.16 and 70.17).

\*\* Any replacement sheet containing such amendments must be referred to under item 1 and annexed to this report.

# INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/JP99/06940

## IV. Lack of unity of invention

1. In response to the invitation to restrict or pay additional fees the applicant has:

- ☐ restricted the claims.
- ☒ paid additional fees.
- ☐ paid additional fees under protest.
- ☐ neither restricted nor paid additional fees.

2. ☐ This Authority found that the requirement of unity of invention is not complied with and chose, according to Rule 68.1, not to invite the applicant to restrict or pay additional fees.

3. This Authority considers that the requirement of unity of invention in accordance with Rules 13.1, 13.2 and 13.3 is

- ☐ complied with.
- ☒ not complied with for the following reasons:

See supplemental sheet for continuation of Box IV. 3.

4. Consequently, the following parts of the international application were the subject of international preliminary examination in establishing this report:

- ☒ all parts.
- ☐ the parts relating to claims Nos. \_\_\_\_\_

**Supplemental Box**

(To be used when the space in any of the preceding boxes is not sufficient)

Continuation of: IV. 3.

The invention set forth in Claims 10 to 15, 18 to 20 and 22 pertains to the layout of mounting a device and to the assignment of the functions of external connection electrodes in a multi-chip module or an electronic circuit.

The invention set forth in Claim 16 pertains to the assembly of a multi-chip module.

These inventions cannot be considered as one invention only or a group of inventions so linked as to form a single general inventive concept.

**V. Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement****1. Statement**

Novelty (N)	Claims	10-16, 18-20, 22	YES
	Claims		NO
Inventive step (IS)	Claims	10-16, 18-20, 22	YES
	Claims		NO
Industrial applicability (IA)	Claims	10-16, 18-20, 22	YES
	Claims		NO

**2. Citations and explanations**

Document 6 (JP, 10-270862, A (NEC Corp.), October 9, 1998 (09.10.98), especially paragraphs 15, 22 and 25) cited in the international search report discloses a multi-layer printed substrate on which a plurality of circuit elements, such as IC or LSI, are mounted, wherein the circuit elements mounted on the substrate are classified according to their operational speed and the mounting regions of the circuit elements are separated into high-speed IC/LSI regions, medium-speed IC/LSI regions, and low-speed IC/LSI regions. However, a multi-chip module, wherein external connection electrodes responding to the address output and the data input/output are arranged on the under side of the region in which a semiconductor integrated circuit chip with a relatively low speed is mounted, is not disclosed. Moreover, it is not obvious to a person skilled in the art.

**Claim 12**

A multi-chip module, wherein a data processor is arranged in approximately the centre of a module substrate and on one side of the aforementioned data processor chip a plurality of memory chips are arranged in parallel to a plurality of buffer circuits arranged on the other side of the aforementioned data processor chip, is not disclosed

in any of the documents cited in the international search report. Moreover, it is not obvious to a person skilled in the art.

Claims 13, 18 to 20 and 22

A multi-chip module/electronic circuit, wherein external connection electrodes allotted for address and data use are arranged on the under side of the region in which the buffer circuits are mounted, is not disclosed in any of the documents cited in the international search report. Moreover, it is not obvious to a person skilled in the art.

Claim 14

A multi-chip module having a data processor, a memory chip and a buffer circuit and wherein a relatively high number of external connection electrodes that are allotted to supply of the power source and the ground voltage is arranged on the under side of the region in which the aforementioned memory chip is mounted, is not disclosed in any of the documents cited in the international search report. Moreover, it is not obvious to a person skilled in the art.

Claim 15

A multi-chip module wherein there is irregularity in the density of the arrangement of external connection electrodes for the operational power source allotted to the supply of the power source voltage and the ground voltage on the module substrate and the arrangement of the external connection electrodes allotted to the aforementioned operational power source is denser than on the under side of the large semiconductor integrated circuit of power consumption, is not disclosed in any of the documents cited in the international search report.



Moreover, it is not obvious to a person skilled in the art.

#### Claim 16

A semiconductor module, wherein the mounting patterns are grouped in such a manner that the semiconductor integrated circuit chips can be mounted on each group of semiconductor integrated circuit chips with approximately the same height and there is a conductive connection between the mounting patterns and the semiconductor integrated circuit chips by means of an anisotropic conductive film adhered to each of the aforementioned grouped mounting patterns, is not disclosed in any of the documents cited in the international search report. Moreover, it is not obvious to a person skilled in the art.

E P



P C T

## 国際調査報告

(法 8 条、法施行規則第40、41条)  
〔P C T 1 8 条、P C T 規則43、44〕

出願人又は代理人 の書類記号 3199023033971	今後の手続きについては、国際調査報告の送付通知様式(P C T / I S A / 2 2 0) 及び下記 5 を参照すること。	
国際出願番号 P C T / J P 9 9 / 0 6 9 4 0	国際出願日 (日.月.年) 1 0 . 1 2 . 9 9	優先日 (日.月.年)
出願人 (氏名又は名称) 株式会社日立製作所		

国際調査機関が作成したこの国際調査報告を法施行規則第41条 (P C T 1 8 条) の規定に従い出願人に送付する。  
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 4 ページである。

☐ この調査報告に引用された先行技術文献の写しも添付されている。

## 1. 国際調査報告の基礎

- a. 言語は、下記に示す場合を除くほか、この国際出願がされたものに基づき国際調査を行った。  
☐ この国際調査機関に提出された国際出願の翻訳文に基づき国際調査を行った。
- b. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際調査を行った。  
☐ この国際出願に含まれる書面による配列表  
☐ この国際出願と共に提出されたフレキシブルディスクによる配列表  
☐ 出願後に、この国際調査機関に提出された書面による配列表  
☐ 出願後に、この国際調査機関に提出されたフレキシブルディスクによる配列表  
☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった。  
☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

2. ☐ 請求の範囲の一部の調査ができない (第 I 欄参照)。

3. ☒ 発明の単一性が欠如している (第 II 欄参照)。

4. 発明の名称は ☒ 出願人が提出したものを承認する。  
☐ 次に示すように国際調査機関が作成した。

5. 要約は ☒ 出願人が提出したものを承認する。  
☐ 第 III 欄に示されているように、法施行規則第47条 (P C T 規則38.2(b)) の規定により国際調査機関が作成した。出願人は、この国際調査報告の発送の日から 1 カ月以内にこの国際調査機関に意見を提出することができる。

6. 要約書とともに公表される図は、  
 第 1 図とする。 ☒ 出願人が示したとおりである。 ☐ なし  
☐ 出願人は図を示さなかった。  
☐ 本図は発明の特徴を一層よく表している。

## 第 I 欄 請求の範囲の一部の調査ができないときの意見 (第 1 ページの 2 の続き)

法第 8 条第 3 項 (P C T 1 7 条 (2) (a)) の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求の範囲 \_\_\_\_\_ は、この国際調査機関が調査をすることを要しない対象に係るものである。  
つまり、
2. ☐ 請求の範囲 \_\_\_\_\_ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求の範囲 \_\_\_\_\_ は、従属請求の範囲であって P C T 規則 6. 4 (a) の第 2 文及び第 3 文の規定に従って記載されていない。

## 第 II 欄 発明の単一性が欠如しているときの意見 (第 1 ページの 3 の続き)

次に述べるようにこの国際出願に二以上の発明があるとこの国際調査機関は認めた。

請求の範囲 1 - 8, 1 8 - 2 2 は、スイッチ回路又はバッファ回路を設けて外部接続電極からの高周波ノイズ流入を防止した半導体モジュール、更には当該半導体モジュールを実装した電子回路に関するものである。

請求の範囲 9 - 1 5 は、半導体モジュールにおけるデバイスの搭載レイアウト、外部接続電極の機能割り当てに関するものである。

請求の範囲 1 6 は、マルチチップモジュールの組み立てに関するものである。

請求の範囲 1 7 は、半導体モジュールに実装されるメモリチップにおけるアドレス遅延対策に関するものである。

これらは、一の発明であるとも、単一の一般的発明概念を形成するように関連している一群の発明であるとも認められない。

1. ☒ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあった。  
☒ 追加調査手数料の納付と共に出願人から異議申立てがなかった。

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> G06F3/00, 13/00, 13/16, H01L25/04

## B. 調査を行った分野

## 調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> G06F1/18, 3/00, 13/00, 13/16, 15/78, 17/50  
H01L21/60, 23/12, 25/04, 25/10  
H05K3/46

## 最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1926-1996年
日本国公開実用新案公報	1971-2000年
日本国登録実用新案公報	1994-2000年
日本国実用新案登録公報	1996-2000年

## 国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y A	J P, 11-119862, A (キャノン株式会社), 30. 4月. 1999 (30. 04. 99) (ファミリーなし)	1-8, 17-20 9-16, 21, 22
Y A	J P, 6-28245, A (三菱電機株式会社), 4. 2月. 1994 (04. 02. 94) 第38段落乃至41段落 (ファミリーなし)	1-8, 18-20 21, 22
Y A	J P, 62-286139, A (日本電信電話株式会社) 12. 12月. 1987 (12. 12. 87) 特許請求の範囲 (ファミリーなし)	1-8, 18-20 21, 22

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」 口頭による開示、使用、展示等に言及する文献  
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&amp;」 同一パテントファミリー文献

国際調査を完了した日

05. 07. 00

国際調査報告の発送日

18.07.00

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

多 賀 実

5 N

9 3 6 7

電話番号 03-3581-1101 内線 3585

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y A	US, 5 7 2 9 7 6 4, A (Casio Computer Co., Ltd.), 17. 3月. 1998 (17. 03. 98), 第5欄第38行目乃至50行目 & JP, 7-271490, A, 第26段落 & EP, 6 7 5 4 4 8, A1 & CN, 1 1 1 5 4 4 1, A	1-8, 18-20 21, 22
Y	電子材料, 第34巻, 第10号, 10月. 1995 (東京) 榎本亮、外1名「ビルトアップ法による高密度プリント配線板」 p. 84-88 特に、p. 85左欄第5行目乃至9行目	8
X A	JP, 10-270862, A (日本電気株式会社), 9. 10月. 1998 (09. 10. 98), 第15, 22, 25段落 (ファミリーなし)	9 10, 11
Y	JP, 10-284682, A (株式会社ティ・アイ・エフ) 23. 10月. 1998 (23. 10. 98), 第22, 28段落, 図面第7, 17図 (ファミリーなし)	17
A	JP, 3-127214, A (株式会社日立製作所), 30. 5月. 1991 (30. 05. 91) (ファミリーなし)	10, 11, 13-15 21, 22
A	US, 5 7 8 7 3 1 0, A (Mitsubishi Denki Kabushiki Kaisha) 28. 7月. 1998 (28. 07. 98) & JP, 8-212185, A & CN, 1 1 3 8 7 1 9, A & EP, 7 2 5 3 4 9, A 2	12
A	JP, 11-251717, A (沖電気工業株式会社), 17. 9月. 1999 (17. 09. 99) (ファミリーなし)	15
A	JP, 11-97613, A (キャノン株式会社), 9. 4月. 1999 (09. 04. 99) (ファミリーなし)	10-15, 21, 22
A	JP, 4-302444, A (株式会社東芝), 26. 10月. 1992 (26. 10. 92) (ファミリーなし)	16
A	JP, 6-244238, A (松下電器産業株式会社), 2. 9月. 1994 (02. 09. 94) (ファミリーなし)	16